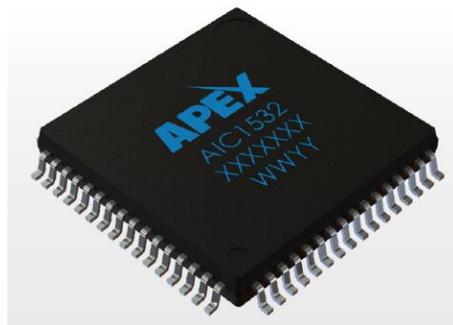


特徴

- ・ 32 高電圧プッシュプル出力チャンネル
- ・ 最大230Vの高電圧
- ・ TTL互換入力
- ・ 過電流および短絡保護
- ・ 高電圧出力のスイッチング速度を調整可能
- ・ 電圧不足保護

アプリケーション

- ・ 容量性アクチュエータの駆動
- ・ 圧電トランスデューサーの励起
- ・ エレクトロルミネセンス ディスプレイ

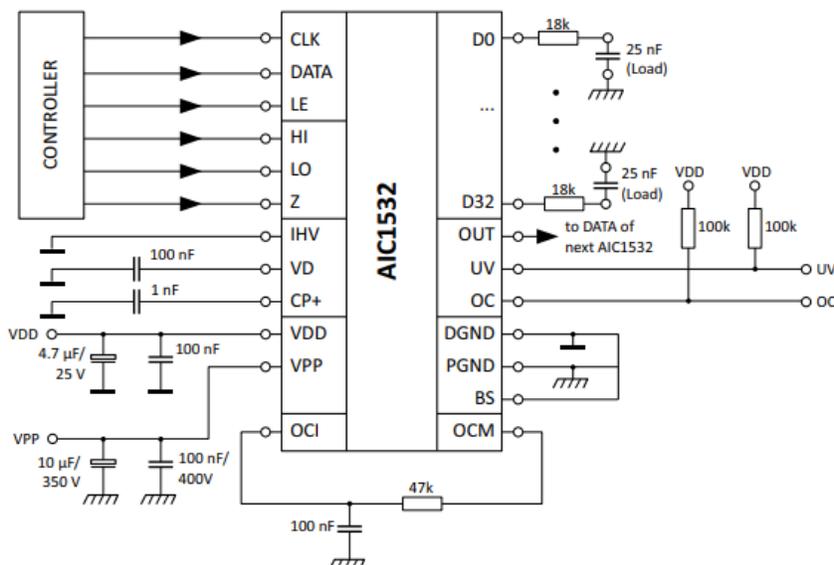


説明

AIC1532 は、32 個の高電圧プッシュプル出力と TTL 互換の入力信号を備えた 32 ビットのシリアル - パラレル コンバーター IC です。出力は、容量性負荷と抵抗性負荷を駆動するように設計されています。内部保護機能はロジック電源電圧 (VDD) を監視し、電圧不足状態が検出されると、高電圧プッシュプル出力のすべての出力トランジスタを無効にします。

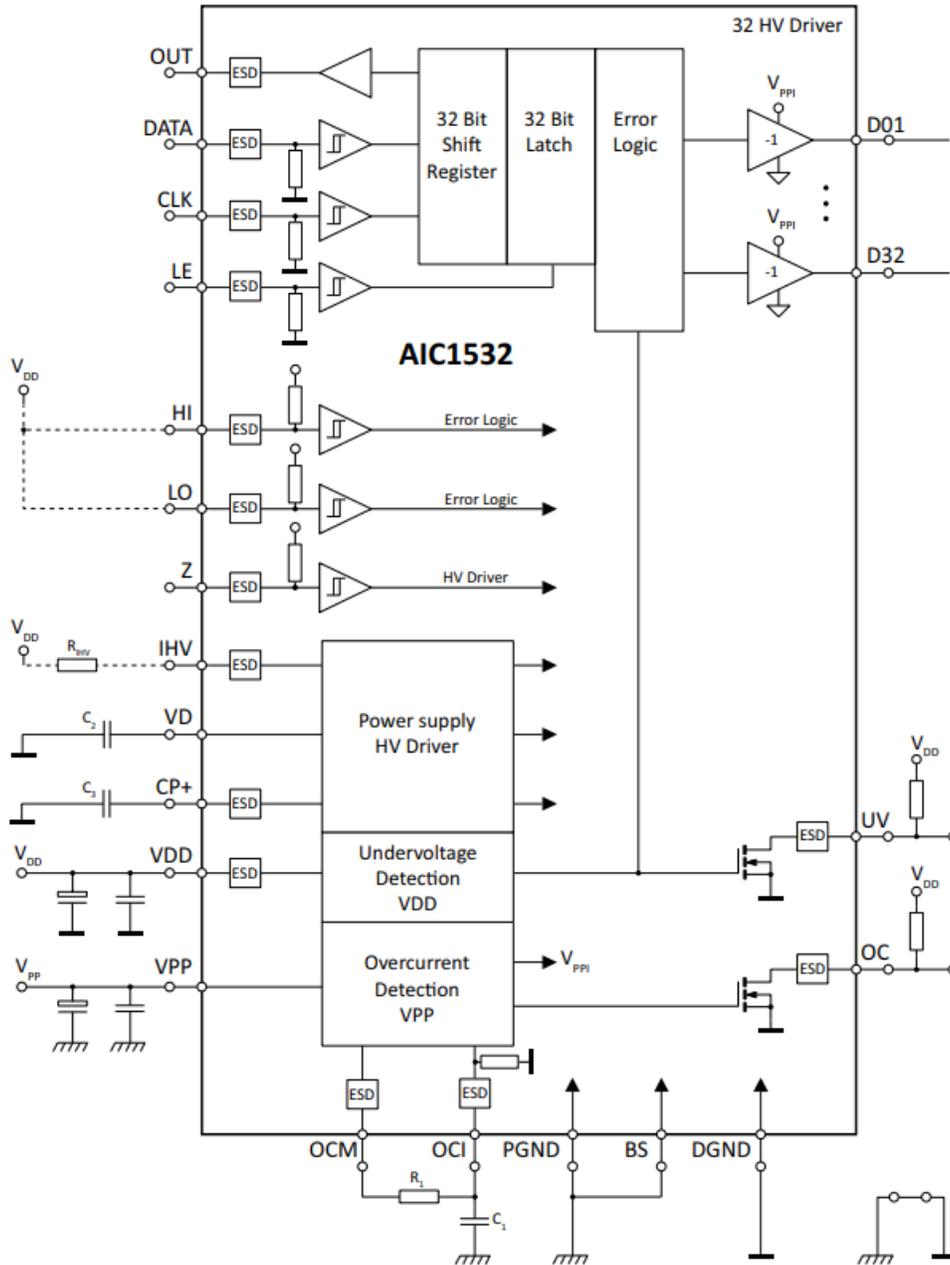
この IC には、クロック (CLK) 入力とデータ (DATA) 入力を備えた 32 ビット シフトレジスタが含まれています。データ出力 (OUT) により、複数の IC をカスケード接続できます。32 ビットデータは、ラッチ イネーブル信号 (LE) を使用して 32 ビット ラッチにラッチされます。3つの専用ロジック入力信号 (HI、LO、Z) により、32 ビット シフトレジスタとラッチの設定を変更することなく、すべての高電圧出力を瞬時にハイ、ロー、またはハイインピーダンスに設定できます。

図 1: シンプルなアプリケーション回路



ブロック図

図2:ブロック図



ピン配置と説明

Pin Number	Name	Description
1-16	D01-D16	高電圧プッシュプル出力01-16
17	NC	接続されていません
18	OCI	過電流検出ロジックの入力
19	NC	接続されていません
20	OCM	過電流検出測定回路の出力
21	NC	接続されていません
22	VPP	32 個の高電圧プッシュプル出力の電源
23-24	NC	接続されていません
25	DGND	デジタルアース。両方の DGND ピンを一緒に接続する必要があります
26	NC	接続されていません
27	PGND	32 個の高電圧プッシュプル出力の電源グランド。PGND は外部で DGND に接続する必要がありますが、グランドループの作成は避けてください。
28-29	NC	接続されていません
30	OC	過電流検出のステータス出力
31	NC	接続されていません
32	BS	チップの裏側
33-48	D17-D32	高電圧プッシュプル出力17-32
49	Z	高電圧プッシュプル出力の下側および上側のトランジスタをすべてオフにする入力（高インピーダンス状態）
50	NC	接続されていません
51	HI	すべての高電圧プッシュプル出力を High 状態に切り替えるための入力
52	LO	すべての高電圧プッシュプル出力をLow状態に切り替えるための入力
53	LE	32個のラッチをセットし、過電流信号のフリップフロップをリセットするための入力
54	CLK	シフトレジスタのクロック信号入力
55	DATA	シフトレジスタのデータ入力
56	IHV	外部抵抗を接続して高電圧プッシュプル出力のスイッチング速度を調整するための入力。使用しない場合は、ピンをDGNDに接続する必要があります
57	DGND	デジタルアース。両方の DGND ピンを一緒に接続する必要があります
58	UV	電圧不足検出のステータス出力
59	CP+	電圧不足検出の外付けローパスコンデンサの接続
60	OUT	次の DATA ピンのカスケード IC への出力
61	VDD	デジタルロジック用電源
62	NC	接続されていません
63	VD	ゲート電圧 - 出力段の内部ドライバー電圧用のブロック コンデンサー（外部負荷なし）
64	NC	接続されていません

仕様

特に指定のない限り: $T_{AMB} = 25^{\circ}C$ 、高電圧電源 $V_{PP} = 190V$ 、ロジック電源 $V_{DD} = 5V$ 、IHV を DGND に接続

絶対最大定格

Parameter	Symbol	Min	Max	Unit
High voltage supply	V_{PP}	V_{DD}	280	V
Output voltage of the high voltage push-pull outputs	V_{DN}	-0.3	280	V
Logic supply voltage	V_{DD}	-0.3	7	V
Slew rate of V_{PP}			160	V/ms
Logic input levels	V_{IN}	-0.3	$V_{DD}+0.3$	V
Logic output levels	V_O	-0.3	$V_{DD}+0.3$	V
Output currents of the status outputs (under-voltage and over-current detection)	I_O		6	mA
Gate voltage	V_D	-0.3	13	V
ESD – protection ¹	V_{ESD}	-2000	+2000	V
Continuous total power dissipation	P_{TOT}		750	mW
Storage temperature range	T_{STG}	-55	150	$^{\circ}C$
Junction temperature range	T_J	-25	150	$^{\circ}C$
Thermal resistance	R_{THJA}		70	K/W

- ESD 保護されているピンの詳細については、図 2 を参照してください。

通常動作範囲

Parameter	Symbol	Min	Typ	Max	Units
High voltage supply	V_{PP}	30	190	230	V
Logic supply voltage	V_{DD}	4.5	5.0	5.5	V
Slew rate of V_{PP} ¹				100	V/ms
High level input voltage	V_{INH}	2.0		V_{DD}	V
Low level input voltage	V_{INL}	0		0.8	V
Input voltage OCI On	V_{OCIE}	2.5		V_{DD}	V
Input voltage OCI Off	V_{OCIA}	0		2.0	V
Operating junction temperature	T_J	0		125	°C
Operating temperature	T_{AMB}	0		70	°C

1. データ ラッチ シーケンス中、 V_{PP} は安定している必要があります

直流特性

Parameter	Symbol	Test Conditions	Min	Typ	Max	Units
Quiescent supply current of the push-pull outputs	I_{PPQ}	$V_{IN} = 0.1$ V at HI, DATA, CLK, LE; $V_{IN} = V_{DD}-0.5$ V at LO, Z		0.15	0.60	mA
Supply current of the push-pull outputs by D01 – D32 = Low	$I_{PP,ON}$	$V_{IN} = 0.1$ V at LO, DATA, CLK, LE; $V_{IN} = V_{DD}-0.5$ V at HI, Z		0.50	1.00	mA
Quiescent supply current of the logic	I_{DDQ}	$V_{IN} = 0.1$ V at DATA, CLK, LE; $V_{IN} = V_{DD}-0.5$ V at HI, LO, Z		0.15	0.30	mA
Supply current of the logic	I_{DD}	$f_{CLK} = 2$ MHz; $f_{Data} = 1$ MHz		0.50	5.00	mA
High level input current at HI, LO, Z	$-I_{IN,H}$	$V_{IN,H} = V_{DD}-0.5$ V			30	μ A
Low level input current at HI, LO, Z	$-I_{IN,L}$	$V_{IN,L} = 0.1$ V			200	μ A
High level input current at DATA, CLOCK, LE	$I_{IN,H}$	$V_{IN,H} = V_{DD}-0.5$ V			100	μ A
Low level input current at DATA, CLOCK, LE	$I_{IN,L}$	$V_{IN,L} = 0.1$ V			10	μ A
High level input current at OCI	$I_{OCI,H}$	$V_{OCI,H} = V_{DD}-0.5$ V			30	μ A
Low level input current at OCI	$I_{OCI,L}$	$V_{OCI,L} = 0.1$ V			10	μ A
Low level output for OUT, OCM	$V_{OUT,L}$	$I_{OUT} = 100$ μ A			0.5	V
High level output for OUT, OCM	$V_{OUT,H}$	$-I_{OUT} = 100$ μ A	$V_{DD}-1$			V
Low level output for OC, UV	$V_{O,L}$	$I_D = 5$ mA, $V_{DD} = 2.9$ V			1	V
Switching level of the over current detection at VPP	I_{VPPU}	Measured to toggle at High on OCM; $V_{OCI} = 0.1$ V	2		5	mA

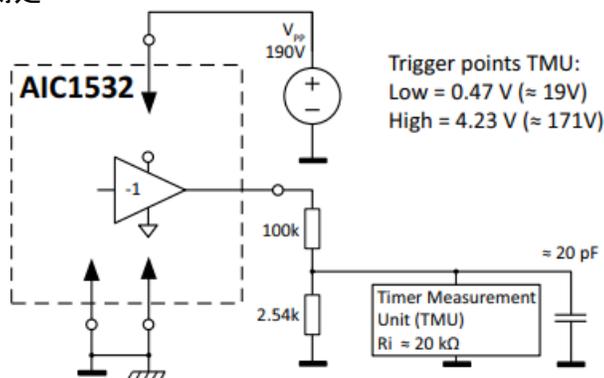
Under voltage level (down)	V_{UV-}		3	3.4	3.8	V
Under voltage level (up)	V_{UV+}		3.4	3.9	4.4	V
Residual current of one upper output transistor	$-I_{R,OT}$	$V_{DS} = 190\text{ V}; V_{IN} = V_{DD}; V_Z = 0\text{ V}$			10	μA
Residual current of one lower output transistor	$I_{R,UT}$				10	μA
Voltage drop over one upper output transistor	$\Delta V_{D,OT}$	$I_D = 6.5\text{ mA}; V_{OC1} = 0.1\text{ V}$		6.5	10	V
Voltage drop over one lower output transistor	$\Delta V_{D,UT}$			2.5	10	V
Minimal output current of one upper output transistor	$-I_{Dmin,OT}$	$V_{DS} = 30\text{ V}; V_{OC1} = 0.1\text{ V}$	20			mA
Minimal output current of one lower output transistor	$I_{Dmin,UT}$		20			mA

交流特性

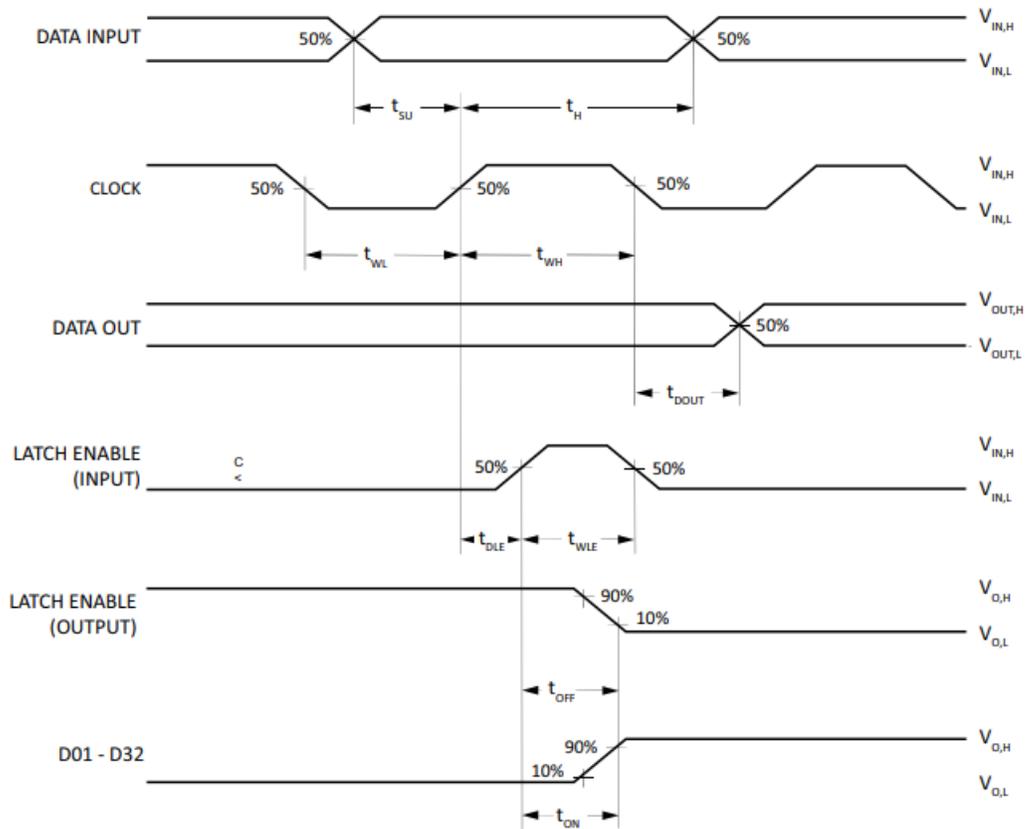
図示については「スイッチング波形」のセクションも参照してください。

Parameter	Symbol	Test Conditions	Min	Typ	Max	Units
Clock frequency	f_{CLK}				2	MHz
Clock width high	t_{WH}		100			ns
Clock width low	t_{WL}		100			ns
Data setup time before clock rises ¹	t_{SU}		30			ns
Delay time clock to OUT	t_{DOUT}				40	ns
Data hold time before clock rises	t_H	$C_L = 20\text{pF (Lab) or }^2$	50		$t_{WH}/2$	ns
LE delay time after rising edge of clock	t_{DLE}		10			ns
Width of latch enable pulse	t_{WLE}		50			ns
Rise- and fall time of D01 - D32	t_{ON}, t_{OFF}				75	μs

1. データセットアップはクロックのLowフェーズの期間のみ
2. テスト測定ユニット (TMU) を使用した D01 ~ D32 の立ち上がり時間と立ち下がり時間の原理測定:



スイッチング波形



動作機能表

Function	Inputs ¹							Outputs ²			
	CLK	DATA	LE	LO	HI	Z	OCI	OUT	D	OC	UV
LO Mode	X	X	X	L	H	H	L	*	L	H	H
HI Mode	X	X	X	H	L	H	L	*	H	H	H
Z Mode	X	X	X	X	X	L	L	*	Z	H	H
Load SR	↑	X	L	H	H	H	L	*	*	H	H
Store	X	X	↑	H	H	H	L	*	*	H	H
Transparent Latch	↑	L	H	H	H	H	L	*	L	H	H
Mode	↑	H	H	H	H	H	L	*	H	H	H
Over Current OCI	X	X	X	X	X	X	H	*	L	L	H

1. L = low, H = high, X = irrelevant, ↑ = low to high transition

2. L = low, H = high, Z = high impedance, * = dependent from previous CLK or LE status. OCI has the highest priority.

代表的な性能グラフ

図 3: T_{ON} 、 T_{OFF} の周囲温度への依存性

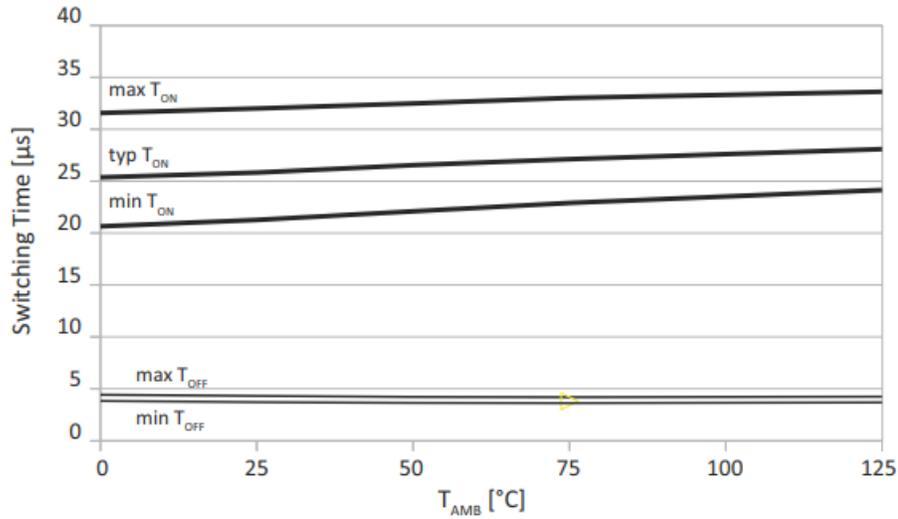
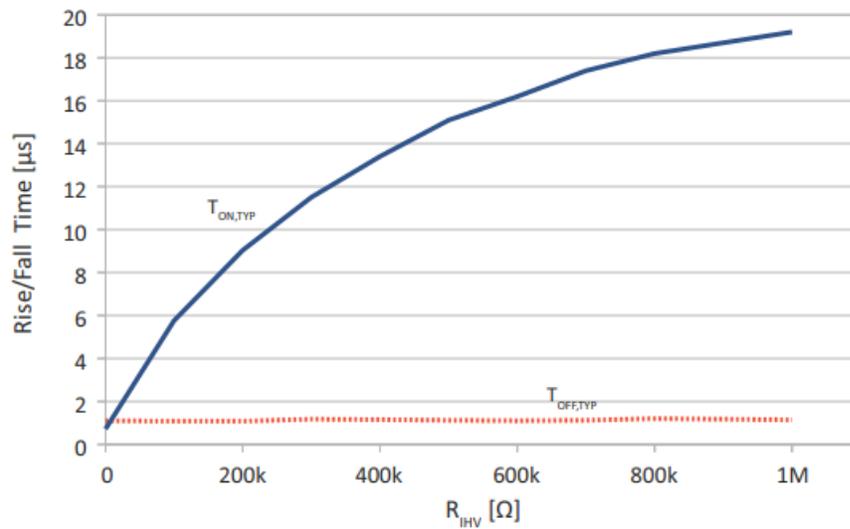
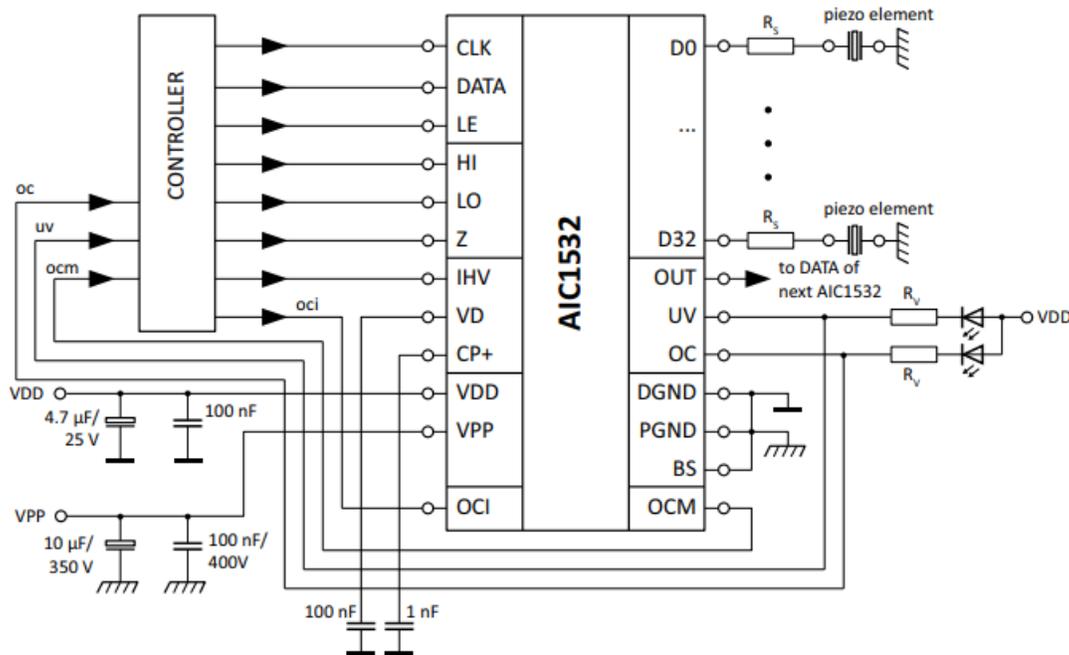


図 4: T_{ON} 、 T_{OFF} のIHV抵抗への依存性



アプリケーション

図 5: アプリケーション回路例



過電流検出

AIC1532 は、高電圧プッシュプル出力用電圧供給の過電流検出回路を備えています。過電流検出の信号は、外部 R-C の組み合わせによって遅延またはノイズ フィルターをかけることができます。AIC1532 は、過電流測定出力 (OCM) および過電流入力 (OCI) 信号を提供します。過電流入力 (OCI) をアクティブにすると、フリップフロップがセットされ、高電圧プッシュプル出力が Low 状態に切り替わります。過電流フリップフロップは、ラッチイネーブル信号 (LE) を印加することでリセットできます。論理テーブルに従ったステータス出力 (OC) により、過電流が表示されます。この出力を他の (OC) 出力と並列に接続することができます (出力結合)。

電圧不足検出

ロジック電源電圧が約 4 V のしきい値を下回ると、電圧不足検出が作動し、高電圧プッシュプル出力のトランジスタがオフになります。電圧不足状態を表示するには、出力 (UV) がアクティブになり (Low にプルされ)、内部ロジックの機能確保に対してロジック電圧供給が小さすぎることを示します。この出力を他の (UV) 出力と並列に接続することができます (出力結合)。(CP+) のコンデンサは、電圧不足検出用のノイズフィルタ容量として機能します。

その他の機能

高電圧プッシュプル出力は、出力高電圧トランジスタのドレイン ダイオードとそれらの完全な誘電体絶縁を利用することにより、ラッチアップの可能性から保護されています。

高電圧プッシュプル出力のスイッチング速度は、ピン (IHV) とロジック電源 (VDD) の間に外部抵抗 R_{IHV} を追加することで調整できます。速度調整が必要ない場合は、ピン (IHV) をデジタルアース (DGND) に接続する必要があります。

AIC1532 には高電圧プッシュプルドライバ用のインターバル電源が含まれており、ピン (VD) に接続された外部安定化コンデンサが必要です。信頼性の高い動作を確保するには、ピン (VD) を外部負荷に接続しないでください。

すべての入力と低電圧出力は、最大 $\pm 2000 \text{ V}$ の静電気放電 (ESD) から保護されています。

負荷直列抵抗と負荷容量の制限

AIC1532 を過剰熱ストレスから保護するには、接続された負荷 (R_S) への直列抵抗と、接続された負荷 (C_S) の静電容量は、次の 2 つの基準を満たす必要があります。

$$R_S \geq \frac{V_{PP}}{10mA}$$

and

$$C_S \leq \frac{5ms}{R_S}$$

過電流保護用のノイズまたは遅延フィルター

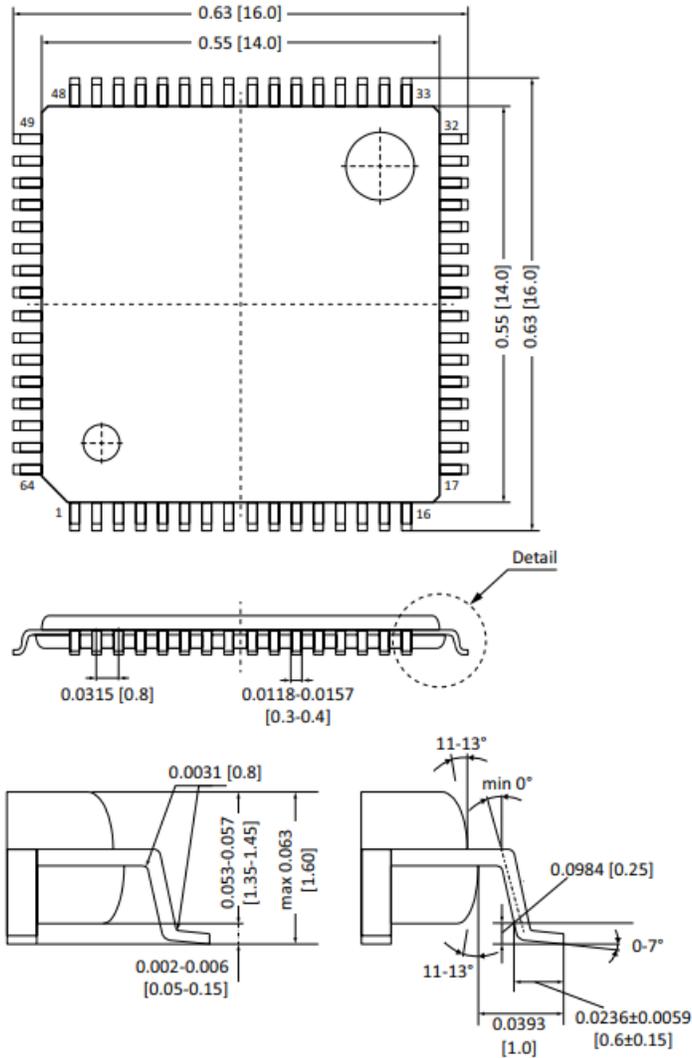
過電流保護のためのノイズまたは遅延フィルターの時定数は 5ms未満に設定する必要があります。

(R_1 と C_1 の配置図については、図 2 を参照)：

$$\tau = R_1 \times C_1 \leq 5ms$$

パッケージオプション

Part Number	Apex Package Style	Description
AIC1532	ZD	64-pin LQFP



ESD保護

静電気放電に敏感なデバイスの取り扱いに関する要件は、JEDEC 規格 JESD625-A に記載されています。以下の推奨事項に注意してください：

- ・本デバイスを取り扱う際には、作業者は少なくとも1MΩの抵抗を有し直接皮膚に接触するように設計された接地リストストラップを着用して接地する必要があります。
- ・作業者は常に ESD 保護靴を履くか、ESD 保護用のフロアマットで周囲を囲む必要があります。
- ・デバイスが梱包されたESD保護パッケージの開封は、適切なESD作業台で行ってください。パッケージが固定されているテープは、鋭利な切断工具で切断し、決して引っ張ったり引きちぎったりしないでください。
- ・デバイスや保護されていない導電性箇所への不要な接触は避けてください。
- ・適格で接地された工具、測定器、ケーシング、作業台のみを使用して作業してください。
- ・適切に保護されたESDエリア外では、デバイス、またはそれを部品とした電子組立品は、常に EGB/ESD シールド梱包で輸送してください。

保管条件

AIC1532は、JEDEC 規格 J-STD-020 に基づく感湿性分類 MSL2 に対応しており、J-STD-033 に従って取り扱い、保管する必要があります。

技術的な支援が必要な場合は、エイペックスサポートにお問い合わせください！

Apex Microtechnology製品に関するご質問やお問い合わせは、北米のフリーダイヤル800-546-2739までお願いします。メールでのお問い合わせは、apex.support@apexanalog.com。海外のお客様は、お近くのApex Microtechnology社の販売代理店に連絡してサポートを依頼することもできます。お近くのお店を探すには、www.apexanalog.com。

重要なお知らせ

Apex Microtechnology, Inc.は、この文書に含まれる内容の正確さを保証するためにあらゆる努力をしています。しかし、これらの情報は予告なしに変更されることがあります。また、これらの情報は、いかなる種類の保証(明示的または黙示的)もなく、「現状のまま」提供されます。Apex Microtechnologyは、信頼性向上のため、本書に記載されている仕様や製品を予告なく変更する権利を有しています。本資料は、Apex Microtechnologyの所有物であり、本情報を提供することにより、Apex Microtechnologyは、特許権、マスクワーク権、著作権、商標権、企業秘密、その他の知的財産権に基づくライセンスを明示的にも黙示的にも許諾するものではありません。Apex Microtechnologyは、ここに記載されている情報の著作権を有しており、Apex Microtechnologyの集積回路またはその他のApex Microtechnologyの製品に関して、お客様の組織内で使用する場合に限り、この情報のコピーを作成することを承諾します。この同意は、一般的な配布、広告またはプロモーション目的のためのコピー、または再販目的の作品を作成するためのコピーなど、その他のコピーには適用されません。

apex microtechnologyの製品は、生命維持装置、自動車の安全性、セキュリティ装置、その他の重要な用途に使用される製品に適しているように設計、認可、保証されていません。このような用途における製品は、すべてお客様またはお客様のリスクであると理解されています。

Apex Microtechnology、Apex、Apex Precision Powerは、Apex Microtechnology, Inc.の商標です。ここに記載されているその他の企業名は、それぞれの所有者の商標である可能性があります。